

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] a silicon wafer -- at least -- temporary -- an oxygen content ambient atmosphere -- putting -- that time -- heat treatment -- inequality: -- [Equation 1]

$$[O_i] < [O_i]^{\infty}(T) \exp\left(\frac{2\sigma_{SiO_2}\Omega}{rkT}\right) \quad (1)$$

[-- the heat treatment approach of the silicon wafer characterize by to carry out at the temperature chose so that [an average COP radius and k express [the edge solubility of the oxygen in silicon / in / O_i], and / in $[O_i]$ eq(T) / temperature T / and σ_{SiO_2}] a Boltzmann's constant in the surface energy of diacid-ized silicon, the volume of the oxygen atom with which omega deposited, and r] might be satisfied among a formula. [the oxygen density in a silicon wafer]

[Claim 2] The approach according to claim 1 of using the silicon wafer which has oxygen density $[O_i] < 7-10^{17}$ at/cm³ as starting material for said approach.

[Claim 3] The approach according to claim 1 or 2 of using the silicon wafer which has the average COP diameter of less than 160nm as starting material for said approach.

[Claim 4] The approach given [to claims 1-3] in any 1 term which heats a silicon wafer until temperature becomes within limits which satisfy inequality (1) with a predetermined heating rate, maintains temperature within the limits of this predetermined time succeedingly, and cools a silicon wafer with a predetermined cooling rate after that.

[Claim 5] The approach according to claim 4 time amount while there is temperature within limits which satisfy inequality (1) is for [for / 10 seconds / -] 15 minutes.

[Claim 6] The approach according to claim 4 or 5 of cooling a silicon wafer with the cooling rate of a 10K/second - 120K/second.

[Claim 7] The approach given [to claims 4-6] in any 1 term which puts the background side of a silicon wafer to a nitrogen content ambient atmosphere among a cooling process at least.

[Claim 8] The method given [to claims 1-7] in any 1 term of polishing, after heat-treating a silicon wafer.

[Claim 9] The silicon wafer characterized by having less than [10000cm^{-3}] three COP consistency by Fukushima who is equivalent to at least 50% of wafer thickness at the zone of nucleation core non-** which has the thickness of at least 1 micrometer, and a list at least into bulk at the consistency and wafer side front side based on nucleation for the precipitation of oxygen of 10^7cm^{-3} .

[Claim 10] The silicon wafer according to claim 9 which has the unsymmetrical profile of hole concentration.

[Claim 11] Nitrogen is contained, nitrogen concentration meets the grade of perpendicular arbitration to a wafer side in that case, and it is the silicon wafer according to claim 9 which is not fixed.

[Translation done.]

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the silicon wafer which was manufactured by the heat treatment approach list of a silicon wafer by this approach and which is hole floc (COPs: Vakanzenagglomeraten) non-** substantially.

[0002]

[Description of the Prior Art] The silicon single crystal manufactured based on the floating zone method which generally does not use the CHOKURARU skiing crucible raising method or a crucible has a series of impurities and defects. A single crystal is used in order to be processed at many processing steps in order to separate into a wafer, for example, to acquire desired surface quality, and to manufacture an electronic device generally finally. If special treatment is not devised, the aforementioned defect exists also on the surface of a wafer, and this defect has a possibility of influencing disadvantageously for the function of the electronic device manufactured on it there.

[0003] The important class of defect is the set of the hole to the so-called COPs (crystal originated particles) and the small hollow which has the dimension of 50–150nm typically. These defects are measurable using many approaches. Etching and the continuing scattered light measurement of the defect using SC1 solution (NH₃/H₂O₂/H₂O) are one method of inspecting COPs on a wafer front face for 20 minutes at about 85 degrees C. These defects are detectable by about 30–micrometer silicon removal with etching and continuing counting of the defect using Secco etching during 30 minutes. When counting the defect which has the so-called vane (Fahne), these are called FPD (flowpattern defects). As a result, the FPD consistency per unit area is obtained and these can be converted into the consistency per unit volume in consideration of the ingredient removal in predetermined etching. The same defect can be measured also by IR–latest starting time (infrared tomograph: infra-red light scattering tomography) which Nd-YAG laser light is scattered by the defect in a silicon wafer, and detects the scattered light at the include angle of 90 degrees to a laser beam. These defects are called a LSTD defect based on the measuring method.

[0004] In case a component is manufactured on a semiconductor wafer, many component parameters are influenced [disadvantageous] by COP. Therefore, it is required to remove these defects in the component barrier layer of a silicon wafer at least. According to the Prior art, in order to attain this purpose, three approaches exist.

[0005] By maintaining the process window precisely specified on the occasion of crystal pulling, it is possible to manufacture the single crystal which is hole non-** about a single crystal, as a result is hole condensation (COPs) non-** again. However, based on an inner low pull-up rate, remarkable cost arises in the case of crystal pulling by range <0.5mm/. Furthermore, a narrow process window produces a low production rate, and this influences disadvantageously for the economical efficiency of this approach similarly. In this way, another fault of the manufactured silicon is not having getter ring capacity for lack of a hole. The relation between the getter ring capacity of a hole, the oxygen between grids, and a silicon wafer is indicated by G.Kissinger et al., Electrochem.Soc.Proc.98–1 (1998), and 1095 at the detail.

[0006] The epitaxy deposition of the silicon layer additional on the front face of the silicon wafer containing COPs can be alternatively carried out to manufacture of the single crystal of COP non-**. As compared with the single crystal with which the epitaxial layer was manufactured based on the conventional Czochralski method based on the low growth rate in the case of deposition, it has the almost perfect crystal structure, and is usually COPs non-**. Deposition of an epitaxial layer is a process step which the costs which make [remarkable] a product expensive require. Furthermore, for many component processing processes, the silicon wafer whose front face to a depth of at least 10 micrometers is defective non-** is required. Thus, deposition of a thick epitaxial layer takes time amount remarkably, as a result is uneconomical.

[0007] The 3rd selectivity is manufacturing from the conventional single crystal which is indicated by EP 829559A1, and putting the silicon wafer which polished to the bottom of an argon or a hydrogen ambient atmosphere at the temperature exceeding 1200 degrees C for 1 to 2 hours. It became clear that annealing of the COPs which exists in a wafer front face was carried out in this case by much experiments, as a result the layer of COP non-** near the front face generated by them. However, this annealing process requires time amount, and is cost quantity.

[0008] In order to hold a wafer in an annealing process, the boat which consists of silicon carbide is required of the high temperature exceeding 1200 degrees C. This is always accompanied by the risk of metal contamination. The process interior of a room distributes easily by the 1200-degree C process control under an argon or hydrogen, and the metal which is combined in silicon carbide and exists is done so, and reaches on a silicon wafer.

[0009] The nucleation cores generated also in annealing also in epitaxy in the case of the crystal pulling for the precipitation of oxygen by the elevated temperature are made to decrease in number, so that a nucleation core is insufficiently offered in a next component processing process, therefore a getter ring core cannot grow by sufficient number.

[0010] This problem is solved by RTA processing (short-time annealing: rapid thermal annealing) as indicated by WO 98/38675 or DE 19924649A1. In this case, a large majority of [hot and] holes are formed, and although these can be diffused to a front face only in the field near the front face in the case of continuing high-speed cooling, within the part (bulk: bulk) of the remainder of a silicon wafer, it is maintained as it is to it. Therefore, in the continuing component processing process, unusual precipitation of oxygen which offers a getter ring core for re-** can be performed. However, this additional RTA processing also raises the manufacturing cost of a silicon wafer.

[0011] The method of reducing the COP consistency of the front face of a silicon wafer according to a multistage story RTA process is indicated by the patent UP6,245,311. RTA processing won the batch method about consumption and throughput of time amount. different temperature -- and the various steps carried out in a different ambient atmosphere are required in order to carry out reaction to split-face-ization on the front face of a wafer by use of a hydrogen content ambient atmosphere.

[0012] The single crystal with which COPs has a special form to EP 1087042A1 and by which the nitrogen dope was carried out is indicated. Since this COPs is eliminated by about 0.5-micrometer Fukashi by the RTA step in the layer near the front face of the silicon wafer manufactured from the crystal based on big area/volume ratio, the COP consistency in a surface layer is made to fall by less than [about 50% or it of the COP consistency in bulk].

[0013] the conventional RTA in the temperature which exceeds 1200 degrees C within a reducing atmosphere, for example, a hydrogen content ambient atmosphere, to EP 926718A2 for disappearance of COPs near the front face -- law is indicated. However, the silicon wafer manufactured from the single crystal which was able to be pulled up as starting material based on the Czochralski method under special conditions is used. This single crystal can be pulled up the rate for at least 0.6mm/, and has the oxygen density of a maximum of 16 ppma (equivalent to 6.4-1017 at/cm3). COPs produced in the case of crystal pulling can be easily extinguished in a RTA step comparatively small therefore based on the selected process parameter.

[0014] All the conventionally well-known heat treatment approaches for the purpose of COP removal are based on the out-diffusion of the oxygen from the surface layer of a silicon wafer.

The oxygen atom of the oxide film of COPs is in the oxygen atom between grids and equilibrium which were introduced in the crystal lattice, and this oxygen atom between grids is in the surface natural oxide layer and the equilibrium of a silicon wafer again. If a wafer is put to a reducing atmosphere at an elevated temperature in COP annealing so that it may be usual, a surface oxide layer will be removed in reduction. Since the oxygen atom between grids diffuses the oxygen atom from the oxide film of COPs for an oxygen atom in a crystal lattice in the direction of surface from a crystal at coincidence based on the balance of a publication, the oxide film of COPs disappears. COPs from which the oxide film was removed becomes the hole in a crystal lattice and balance which are similarly diffused toward a wafer front face again. This extinguishes COPs as a result.

[0015] Since the aforementioned diffusion process advances very slowly, in a suitable time zone, COPs is removable only from a surface layer. In case especially this manufactures the component which needs the layer of deep COP non-** especially on a front face on a silicon wafer when it is the component for which the so-called "deep TRENCH (deep-trench)" technique is used, it is a fault. Conventionally, the maximum depth of a component is restricted to the thickness of the layer of COP non-**.

[0016] Furthermore, by attaining the out-diffusion of oxygen only within a reducing atmosphere, as this ambient atmosphere was described above, a front face is split-face-ized, and the problem of contamination is produced.

[0017]

[Patent reference 1] EP829559A1 [Patent reference 2] WO98/38675 [Patent reference 3] DE19924649A1 [Patent reference 4] UP6,245,311 [Patent reference 5] EP1087042A1 [Patent reference 6] EP926718A2 [Nonpatent literature 1] G. Kissinger et al., Electrochem. Soc. Proc. 98-1 (1998), 1095 [0018]

[Problem(s) to be Solved by the Invention] A basic technical problem [this invention] is offering the approach for especially avoiding said fault of a Prior art, and manufacturing the silicon wafer which is COPs non-** over a part for the principal part of wafer thickness only in the layer near the front face enforced economically.

[0019]

[Means for Solving the Problem] Said technical problem is carried out at temperature with the concentration of the oxygen which dissolved heat treatment between grids higher than the same temperature as the saturated concentration, and saturated concentration is solved by the heat treatment approach of the silicon wafer characterized by being the oxygen density produced when the oxygen which dissolved between grids exists by the oxide film and equilibrium of COPs in that case.

[0020] It is inequality about the temperature which heat-treats according to this invention. :

[0021]

[Equation 2]

$$[O_i] < [O_i]^{eq}(T) \exp\left(\frac{2\sigma_{SiO_2}\Omega}{rkT}\right) \quad (1)$$

[0022] It is alike, and bases and chooses. In this case, $[O_i]$ means the oxygen density in a silicon wafer, and the concentration of the oxygen which dissolved between the grids generally measured by FTIR spectral analysis when making reference correctly. $[O_i]^{eq}(T)$ is the edge solubility (Randloeslichkeit) of the oxygen in the silicon in the given temperature T. Such a function is indicated by Hull, R. (Ed.), "Properties of Crystalline Silicon", The Institution of Electrical Engineers, London, 1999, and p.489ff. σ_{SiO_2} is the surface energy of silicon oxide (SiO_2), and this is indicated by Huff, H.R., Fabry, L., Kishino, S (Eds), "Semiconductor Silicon 2002", Band 2, The Electrochemical Society, Pennington, 2002, and p.547 by 310 erg/cm². Ω is the volume of the depositing oxygen atom calculated by the molar mass M_{SiO_2} of diacid-ized silicon, and consistency ρ_{SiO_2} list from the Avogadro's number N_A by $2/(2\rho_{SiO_2} N_A)$ of relational-expression $\Omega = M_{SiO_2} / (2\rho_{SiO_2} N_A)$. r expresses an average COP radius and, as for k, a Boltzmann's constant and T express temperature (K).

[0023] It being decisive for the result of the approach by this invention choosing it as height which exceeds the concentration $[O_i]$ of the oxygen atom in which the oxygen density (namely, right-hand side of inequality) which are a coat on the front face of COP and a balance dissolved temperature between grids. Since the concentration of the oxygen between grids is under the saturated concentration in connection with it, the oxide film of COPs can disappear by diffusion of the oxygen atom into a crystal lattice. The oxide film of COPs disappears by diffusion into the crystal lattice of an oxygen atom in all the locations with which are satisfied of said conditions about temperature. Since COPs starts contraction by diffusion of a hole or the silicon atom between grids after loss of an oxide film, dissipation of the COPs is carried out.

[0024] The annealing process based on a Prior art is based on the out-diffusion of the oxygen in the front face of a silicon wafer to it. From a front face, out-diffusion of the oxygen which dissolved between grids is carried out. COPs covered with the thin oxide film which has the thickness of about 2nm loses those oxide films based on the principle of least constraint. Following on it, these are contracted further increasingly. It is because it, that is, a silicon wafer are open systems thermodynamically, so out-diffusion of the hole in COPs and equilibrium can be carried out on a front face. Out-diffusion of the oxygen cannot be carried out within the bulk of a wafer. COPs grows with an oxide in this field, and, instead, starts expansion following on it.

[0025] Unlike the annealing process based on a Prior art, in the approach by this invention, COPs disappears also within bulk. It is because it, that is, the out-diffusion of oxygen are unnecessary based on the high temperature which produces the partial saturation (Untersättigung) of oxygen chosen based on this invention.

[0026] Therefore, this invention enables manufacture of the silicon wafer which is COP non-** only in the layer near the front face exceeding at least 50% for the principal part of the thickness of a wafer (i.e., wafer thickness). As for the vocabulary "COP non-**", the COP consistency should be understood to be less than $[10000\text{cm}^{-3}]$ three. Such a silicon wafer can be polished satisfactory after heat treatment, and, moreover, thereby, a part for the principal part of a layer of COP non-** which is produced in the wafer heat-treated based on the Prior art is not removed. Furthermore, especially the silicon wafer processed based on this invention is suitable also in order to manufacture the "deep" component for example, based on a "deep trench" technique.

[0027] However, if a process parameter is chosen suitably, this invention can be used, also in order to decrease the COP consistency in the bulk of a silicon wafer so that a COP consistency higher than 10000cm^{-3} may be chiefly maintained after heat treatment. This **s in the unsymmetrical point defect profile of the coincidence produced according to the process ambient atmosphere from which a wafer side front and a wafer side differ, and short process time amount can attain it. This option is applicable to the further fall of process time amount, and this raises the economical efficiency of this approach again.

[0028] Since another important difference over a Prior art is not based on the out-diffusion of oxygen so that disappearance of COPs may be based on a Prior art, and it is based on the partial saturation of oxygen with the high temperature chosen based on this invention, according to this invention for a silicon wafer, it is not making oxygen insufficient near the front face. Therefore, the approach by this invention can be enforced under the ambient atmosphere of the arbitration which also contains oxygen temporarily at least. The approach based on a Prior art is restricted to the special ambient atmosphere of hydrogen or an argon to it. Therefore, it is possible to avoid split-face-ization on the front face of a wafer generated in hydrogen or an argon content ambient atmosphere by the approach by this invention.

[0029] Furthermore, avoiding hydrogen means clear mitigation of risk potential. Furthermore, the risk of contamination by the metal can be made to mitigate by use of the ambient atmosphere which oxidizes easily as compared with a hydrogen ambient atmosphere.

[0030] It is advantageous to use the silicon wafer which has a low oxygen density as starting material for heat treatment by this invention. It is because it is made to fall as it, that is, temperature required in order to satisfy inequality (1) in this case are shown in the following tables. It is the oxygen density of $[O_i] < 7.1017 \text{ at/cm}^3$ that it is especially advantageous. In the Czochralski method, a process parameter like crucible rotation which changed can attain this. As

the oxygen density in a silicon crystal falls, the minimum temperature for the approach by this invention for heat treatment becomes still lower. The fall of process temperature also makes time amount required for equipment costs and heating, or cooling, as a result process cost fall. [0031] Time amount required for disappearance of the oxide film of COPs is that (refer to table) which is dependent on the thickness of an oxide film again, and it is advantageous to use the starting material with which the COPs has the thinnest possible oxide film within the limits of the approach by this invention. Advantageously, less than 4nm of thickness of an oxide film is less than 2nm especially advantageous. This is attained by the low oxygen density in the case of the crystal pulling in the temperature interval from 1200 degrees C to 600 degrees C, and the high-speed cooling rate.

[0032] It depends on the magnitude of COPs for the time amount which is needed for disappearance of COPs which removed the oxide film remarkably (refer to table). Therefore, as starting material for heat treatment by this invention, in case it manufactures, it is advantageous to use the silicon wafer obtained from the single crystal controlled so that it pulled up and very small COPs produced a process by high concentration. In the silicon crystal which has the diameter of 300mm, less than 160nm of less than 150nm of average COP diameters should be less than 120nm especially advantageous advantageously. the silicon crystal which has the diameter of 200mm sake -- <100nm -- advantageous -- < -- 80nm of <60nm COP dimensions should be chosen especially advantageously. This is attained in the raising method by cooling a crystal in a 1200 degrees C - 900 degrees C temperature requirement as quickly as possible. For that, it must be especially set as the cooling rate for 5 - 15K/advantageously by 2 - 15K/by 1 - 20K/in said temperature requirement. Such a pull-up process is connected with the comparatively high pull-up rate other than the small dimension of COPs to produce, and this has the advantage of shortening process time amount. Furthermore, this kind of pull-up process offers a high production rate in principle, and this raises economical efficiency further.

[0033] In order to make an average COP dimension reduce further, it is advantageous in a pull-up process to add nitrogen. As for the oxygen density in the silicon wafer manufactured from a single crystal or it, it is advantageous that it is especially within the limits of $1-10^{13} - 7-10^{15}$ at/cm³. The technological background is indicated by a publication US 6,228,164B1 and DE19941902A1.

[0034] The operation effectiveness over the time amount t required for the following tables for disappearance of the temperature T and COPs required for the approach by this invention of oxygen density $[O_i]$ and COP diameter $2r$ and thickness d of a COP oxide film is summarized.

[0035]

[Table 1]

$[O_i]$ [10^{17} at/cm ³]	$2r$ [nm]	d [nm]	T [°C]	t [秒]
6.5	70	2	1300	122
6.5	70	4	1300	133
6.5	70	2	1350	41
6.5	120	2	1350	366
5.0	70	2	1220	714
6.0	70	2	1220	797
7.0	70	2	1220	1090
8.0	70	2	1220	∞
5.0	70	2	1250	369
6.0	70	2	1250	390
7.0	70	2	1250	432
8.0	70	2	1250	552
9.0	70	2	1250	∞

[0036] In order to shorten time amount required for disappearance of COPs further, it is advantageous to use the silicon wafer which has mol HORUJI (gestalt) in which COPs has big

area/volume ratio as starting material for the approach by this invention *** with these flat demands -- long and slender COPs is satisfied. The method of manufacturing such starting material is indicated by EP 1087042A1.

[0037] Within the limits of the approach by this invention, within the RTA reactor based on a Prior art, first, the silicon wafer which should be processed is heated at the rate of predetermined, until the temperature requirement given by inequality (1) is attained. Then, a silicon wafer is maintained in this temperature requirement predetermined time, and it cools at the rate of predetermined after that again. All processes are performed under the ambient atmosphere determined with the property of a request of the heat-treated silicon wafer.

[0038] Advantageously, in order not to make it grow up while heating the oxide film of COPs, the highest possible heating rate, i.e., a heating rate higher than a 2K/second, a heating rate advantageously higher than a 10K/second, and a heating rate advantageously higher than a 50K/second are chosen especially.

[0039] The time amount which maintains the temperature of a silicon wafer within limits beforehand determined by inequality (1) is influenced by the starting material to be used. Annealing time amount can be shortened by using the starting material which has small COPs and a thin COP oxide film so that clearly from a table. Typical time amount is for [30 seconds -] 4 minutes especially advantageous for [30 seconds -] 5 minutes advantageously for [10 seconds -] 15 minutes.

[0040] The cooling rate which should be set up is decided by the property of a request of a final product, i.e., the silicon wafer after heat treatment. A slow cooling process is advantageous to manufacture the silicon wafer which does not have the getter property which does not show precipitation of oxygen in a consecutive component processing process. Hole concentration can be doubled with actual temperature in the case of slow cooling, namely, high hole concentration falls by the out-diffusion of a hole at high temperature in the case of cooling. Therefore, since the hole of low concentration exists after a cooling process, in consecutive heat treatment, unusual oxygen sludge / nucleation must have been performed within the limits of component manufacture. Therefore, it is carried out to whether precipitation of oxygen is performed or it is small. Thus, the processed silicon wafer has the property which is equal to the silicon wafer manufactured from the single crystal (perfect silicon: perfect silicon) of hole and COP non-** which was able to be pulled up slowly.

[0041] Advantageous, a cooling rate is set up to manufacture the silicon wafer which, on the other hand, has a good internal getter property so that the RTA effectiveness may arise, as indicated by WO 98/38675. In the case of rapid cooling, the high hole concentration which exists at the high temperature governed previously is shut up (eingefroren). It is because out-diffusion of it, that is, the hole cannot be carried out into a cooling process. An oxygen sludge / nucleation with high hole concentration unusual in a consecutive thermal process, for example, component manufacture, are caused. Therefore, the nucleation core for precipitation of oxygen (it has the concentration of 10^7cm^{-3} at least) fully exists. The layer (denuded zone: denuded zone, DZ) of hole non-** which has the thickness of at least 1 micrometer is formed in a wafer front face at coincidence. Therefore, this layer does not contain the nucleation core for precipitation of oxygen, either, but this means that the concentration based on nucleation does not exceed the value of 10^7cm^{-3} . the cooling rate which should be set up -- in this case -- a 10K/second - 120K/second -- advantageous -- a 20K/second - 120K/second -- it is within the limits of a 40K/second - 120K/second advantageously especially.

[0042] Therefore, this invention relates to the silicon wafer which has less than [10000cm^{-3} -] three COP consistency by Fukashi who is equivalent to the zone list of nucleation core non-** which has the thickness of at least 1 micrometer by at least 50% of wafer thickness at least in bulk again at the consistency and wafer side front side based on nucleation for the precipitation of oxygen of 10^7cm^{-3} .

[0043] When forming the above hole profiles according to a high-speed cooling process, it is advantageous especially to transform a silicon wafer to the so-called profile in which nucleation annealing treatment is carried out and the nucleation core for precipitation of oxygen ****s a hole profile in this processing following on this process. in this case, a silicon wafer -- the

temperature of 450 degrees 300 degrees C -- 1 minute - 5 hours it puts advantageously especially for 10 minutes to 2 hours for 5 minutes to 2 hours.

[0044] As an ambient atmosphere, the mixture which can be manufactured from rare gas (advantageously argon), hydrogen, nitrogen, the compounds that contain said element in an oxygen list, and these gas (an element or compound) is used within the limits of the approach by this invention depending on the property of a request of the purpose product. However, the mixture regarded as a component reacting mutually out of control at required high temperature, for example, the mixture which contains hydrogen and oxygen in coincidence, is removed. In order to carry out a wafer that it is much more hard to be polluted, the nonreducible ambient atmosphere should be used temporarily at least. A silicon wafer can be heat-treated also in a single ambient atmosphere also within the ambient atmosphere which changes among a process. the side front side and background side of a wafer -- the same ambient atmosphere -- or it can put to a different ambient atmosphere. It should be understood that a side front side is a field of the silicon wafer with which an electronic device is manufactured on it later.

[0045] During heat treatment by this invention, it is advantageous to use the ambient atmosphere containing the mixture of hydrogen, an argon or an argon, and hydrogen. However, in order to mitigate the risk of contamination, the wafer should be temporarily put to the nonreducible ambient atmosphere at least again. In this case, a wafer front face has the same property as the conventional hydrogen or argon annealing back after heat treatment. However, unlike the wafer manufactured based on the former, the silicon wafer manufactured based on this advantageous embodiment does not have only the surface layer of thin COP non-**. According to this invention, the layer (namely, layer which has less than [10000cm -] three COP consistency) of COP non-** spreads exceeding at least 50% of wafer thickness. this -- for example, the operative condition by this this invention -- it is based like, and polishing processing of the processed silicon wafer can be carried out satisfactory for smoothing of a front face, and, moreover, it has the advantage that risk of removing perfect COP non-**** by polishing does not arise, in that case.

[0046] In another advantageous embodiment of this invention, while heat-treating a silicon wafer, it puts to the ambient atmosphere to which covering by the oxide layer of the front face of a silicon wafer is caused into the total time of heat treatment. It is an ambient atmosphere containing oxygen and an argon that it is especially advantageous. Thereby, the risk of metal contamination can be made to mitigate. If heat treatment by this invention is carried out under an oxygen content ambient atmosphere, COPs will be removed from the bulk of a silicon wafer. However, this is not applied in this case for a front face. It is because oxygen carries out diffusion invasion in this case, so that oxide film is not removed from COPs near the front face, therefore this COPs does not disappear. However, continuing polishing can remove a front face and, thereby, finally, the silicon wafer of COP non-** is attained again.

[0047] Similarly, while heat-treating the side front side of a wafer, it is advantageous to the gas (initiate) (advantageously oxygen or oxygen, and rare gas, advantageous mixture of an argon) which introduces a silicon middle grid atom (interstitials) within the limits of this invention, temporarily to put a background side to the gas (advantageously nitrogen or nitrogen, and rare gas, advantageous mixture of an argon) which forms a hole to it at least. This processing produces an unsymmetrical precipitation-of-oxygen profile in a consecutive thermal process as indicated by an unsymmetrical hole profile, as a result DE 19925044A1. It means that an unsymmetrical hole profile does not have fixed hole concentration along with the grade of perpendicular arbitration to a wafer side, and it is unsymmetrical to the longitudinal plane of symmetry of the imagination in the core between wafer sides to coincidence. The same thing is applied also about "an unsymmetrical precipitation-of-oxygen profile." The silicon wafer by which the difference over the silicon wafer indicated by DE 19925044A1 was processed also in this case based on this invention is to have the layer of at least 50% of COP non-** of wafer thickness. Use of said gas as an ambient atmosphere for the side front side of a silicon wafer and a background side can be used also in order to manufacture the wafer which has the unsymmetrical profile of a COP consistency. In that case, the profile of the dimension of COP covering wafer thickness in which COPs near the side front side has a diameter smaller than

COPs near the background surface arises. Process temperature is also fit so that such a profile may arise, and if it is **** besides use of different process gas, there is. [no] In order to shorten all process time amount, this effectiveness is used and can carry out things, and this raises the economical efficiency of this approach again.

[0048] another advantageous operative condition of this invention -- the process gas with which it sets like and between cooling phases differ for a silicon wafer side front side and a background side -- especially -- advantageous -- a side front side sake -- an oxygen content ambient atmosphere -- and a nitrogen content ambient atmosphere is used in respect of a background. The aforementioned unsymmetrical hole profile arises also in this advantageous embodiment.

[0049] If it is used for processing of the silicon wafer manufactured from the single crystal which was explained to the detail above, and by which the nitrogen dope was carried out, during heat treatment to which Field of application of the approach by this invention is expandable by that cause, it is not necessary to diffuse a hole any longer from a wafer front face, it can react with the nitrogen dissolved in the wafer, and can form nitrogen / hole complex (complex). This shortens time amount required in order to extinguish COPs. Furthermore, out-diffusion of the nitrogen is carried out near the front face. COPs has disappeared after cooling of a wafer and the hole combined on the surface of the wafer on the other hand does not exist. It is because out-diffusion of the nitrogen is carried out it, that is, there. Therefore, during heat treatment by this invention, nitrogen concentration is not perpendicularly fixed [a nitrogen concentration profile arises, i.e.] along with the grade of arbitration to a wafer side. Nitrogen / hole complex is also set in a consecutive thermal process. Moreover, for example, within the limits of component manufacture Since unusual precipitation of oxygen is caused, the wafer processed based on the aforementioned advantageous embodiment of the approach by this invention The layer of at least 50% of COP non-** of wafer thickness It has the zone of nucleation core non-** which has and has the thickness of at least 1 micrometer at least in the bulk of a silicon wafer additionally in the side front side of a wafer at the consistency list based on [for the precipitation of oxygen of 107cm^{-3}] nucleation.

[0050] The approach by this invention for heat-treating a silicon wafer can perform :this heat treatment incorporable into the various locations of a series of production processes for example, after polishing. In case especially this carries out heat treatment for example, under an oxygen content ambient atmosphere under the ambient atmosphere split-face-ized it to be [whether a wafer front face is split-face-ized or] small, it is suitable.

[0051] Another possibility is to carry out heat treatment by this invention first, and carry out polishing processing of the wafer after a washing step succeedingly depending on the case. Especially this embodiment is advantageous, when seeing heat treatment temporarily at least under the ambient atmosphere which raises the surface roughness of a silicon wafer, for example, hydrogen, and an argon ambient atmosphere and performing it partially using an oxygen content ambient atmosphere. Since the silicon wafer processed based on this invention has the layer of COP non-** by which the thickness is equivalent to at least 50% of wafer thickness, it can be polished also after heat treatment. Since polishing based on the Prior art for the purpose of COP removal of the silicon wafer heat-treated to it has the very thin thickness of the layer of COP non-**, it is a problem. Succeedingly, a nonreducible ambient atmosphere and also in case an oxygen content ambient atmosphere is generally used, this processing is the especially advantageous embodiment which can remove the defect near [which may be produced from process control] the front face.

[0052] It is also possible to process :, for example, the wafer which polished, to which much possibility exists within the limits of the aforementioned advantageous embodiment which polishes after heat-treating a wafer again by finishing polishing (final polishing or mirror polishing) by this invention which heat-treats and continues. In addition, it is possible to process the etched wafer by finishing polishing by this invention which heat-treats and continues. However, it is advantageous especially to process a silicon wafer after heat treatment by this invention by double-sided polishing (in and the after that case finishing polishing). It is because it, that is, the perfect surface characteristic which this combined with COP non-**** based on this invention are attained.

[0053] This invention can be applied to the silicon wafer of a single crystal, without being influenced by a crystal diameter or the wafer diameter. It is advantageous to apply to the wafer which has 15, 20, 30cm, or a diameter beyond it. Since the component manufactured on the silicon wafer which has a big diameter imposes a clearly high demand to the defective non-*** of silicon, it is [this invention] advantageous especially to apply to the silicon wafer which has a big diameter.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-297840
(P2003-297840A)

(43) 公開日 平成15年10月17日 (2003. 10. 17)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 L 21/322		H 0 1 L 21/322	Y
21/324		21/324	X

審査請求 有 請求項の数11 O L (全 8 頁)

(21) 出願番号	特願2003-29617 (P2003-29617)	(71) 出願人	599119503 ワッカー ジルトロニック アクチエンゲ ゼルシャフト Wacker s i l t r o n i c A G ドイツ連邦共和国 ブルクハウゼン ヨハ ネスーヘスーシュトラッセ 24
(22) 出願日	平成15年2月6日 (2003. 2. 6)	(72) 発明者	ロベルト ヘルツル ドイツ連邦共和国 ポストミュンスター ベルクリング 25
(31) 優先権主張番号	1 0 2 0 5 0 8 4. 8	(74) 代理人	100061815 弁理士 矢野 敏雄 (外4名)
(32) 優先日	平成14年2月7日 (2002. 2. 7)		
(33) 優先権主張国	ドイツ (D E)		

最終頁に続く

(54) 【発明の名称】 シリコンウェーハの熱処理方法及び該方法で処理したシリコンウェーハ

(57) 【要約】

【課題】 従来の技術の欠点を有せず、かつ経済的に実施され、さらに表面近くの領域においてのみCOPs 不含であるだけでなく、ウェーハ厚さの主要部分にわたりCOPs 不含であるシリコンウェーハの熱処理方法及び該方法により得られたシリコンウェーハを提供する。

【解決手段】 該製造方法は、シリコンウェーハを少なくとも一時的に酸素含有雰囲気に曝し、その際熱処理を、請求項1に定義した不等式：

【数1】

$$[O_i] < [O_i]^w(T) \exp\left(\frac{2\sigma_{SiO_2}\Omega}{rkT}\right) \quad (1)$$

を満足するように選択した温度で実施する。該シリコンウェーハは、バルク内に少なくとも 10^7 cm^{-3} の酸素析出のための核形成中心の密度、及びウェーハ表側面に少なくとも $1 \mu\text{m}$ の厚さを有する核形成中心不含のゾーン並びにウェーハ厚さの少なくとも50%に相当する深さまで 10000 cm^{-3} 未満のCOPs 密度を有する。

【特許請求の範囲】

【請求項1】 シリコンウェーハを少なくとも一時的に酸素含有雰囲気曝し、その際熱処理を、不等式：

【数1】

$$[O_i] < [O_i]^*(T) \exp\left(\frac{2\sigma_{SiO_2}\Omega}{rkT}\right) \quad (1)$$

【式中、 $[O_i]$ はシリコンウェーハ内の酸素濃度、

$[O_i]^*(T)$ は温度 T におけるシリコン内の酸素の縁部溶解度、 σ_{SiO_2} は二酸化シリコンの表面エネルギー、 Ω は析出した酸素原子の体積、 r は平均COP半径及び k はボルツマン定数を表す】が満足されるように選択した温度で行うことを特徴とする、シリコンウェーハの熱処理方法。

【請求項2】 前記方法のための出発物質として、酸素濃度 $[O_i] < 7 \cdot 10^{17} \text{ at/cm}^3$ を有するシリコンウェーハを使用する、請求項1記載の方法。

【請求項3】 前記方法のための出発物質として、160nm未満の平均COP直径を有するシリコンウェーハを使用する、請求項1又は2記載の方法。

【請求項4】 シリコンウェーハを所定の加熱速度で、温度が不等式(1)を満足する範囲内になるまで加熱し、引き続き温度を所定の時間この範囲内に保ちかつその後シリコンウェーハを所定の冷却速度で冷却する、請求項1から3までのいずれか1項記載の方法。

【請求項5】 温度が不等式(1)を満足する範囲内にある間の時間が10秒間～15分間である、請求項4記載の方法。

【請求項6】 シリコンウェーハを10K/秒～120K/秒の冷却速度で冷却する、請求項4又は5記載の方法。

【請求項7】 シリコンウェーハの裏側面を少なくとも冷却過程中、窒素含有雰囲気曝し、請求項4から6までのいずれか1項記載の方法。

【請求項8】 シリコンウェーハを熱処理後にポリシングする、請求項1から7までのいずれか1項記載の方法。

【請求項9】 バルク内に少なくとも 10^{17} cm^{-3} の酸素析出のための核形成中心の密度、及びウェーハ表側面に少なくとも1μmの厚さを有する核形成中心不含のゾーン、並びにウェーハ厚さの少なくとも50%に相当する深さまで 10000 cm^{-3} 未満のCOP密度を有することを特徴とするシリコンウェーハ。

【請求項10】 空孔濃度の非対称プロファイルを有する、請求項9記載のシリコンウェーハ。

【請求項11】 窒素を含有し、その際窒素濃度がウェーハ面に対して垂直な任意のグレードに沿って一定でない、請求項9記載のシリコンウェーハ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコンウェーハの熱処理方法並びに該方法により製造された、実質的に空孔凝集体(COPs: Vakanzenagglomeraten) 不含であるシリコンウェーハに関する。

【0002】

【従来の技術】一般にチョクラルスキーるつぽり上げ法又はるつぽを使用しないフローティングゾーン法に基づき製造されるシリコン単結晶は、一連の不純物及び欠陥を有する。単結晶はウェーハに分離され、例えば所望の表面品質を得るために多数の加工ステップで処理され、かつ最終的に一般に電子素子を製造するために使用される。特殊な処置が講じられなければ、前記の欠陥はウェーハの表面にも存在し、そこで該欠陥はその上に製造される電子素子の機能に不利に影響する恐れがある。

【0003】欠陥の重要な種類は、いわゆるCOPs (crystal originated particles)、典型的には50～150nmの寸法を有する小さな中空への空孔の集合である。これらの欠陥は、多数の方法を用いて測定可能である。約85℃で20分間SC1溶液(NH₃/H₂O₂/H₂O)を用いた欠陥のエッチング及び引き続いての散乱光測定は、ウェーハ表面上のCOPsを検査する1つの方法である。約30μmのシリコン除去で30分間Seccoエッチングを用いた欠陥のエッチング及び引き続いての計数によっても、これらの欠陥を検出することができる。いわゆるベーン(Fahne)を有する欠陥を数える場合には、これらはFPD(flow pattern defects)と称される。結果として、単位面積当たりのFPD密度が得られ、これらは所定のエッチングにおける材料除去を考慮して単位体積当たりの密度に換算することができる。同じ欠陥は、Nd-YAGレーザ光をシリコンウェーハ内の欠陥で散乱させかつ散乱光をレーザ光に対して90°の角度で検出するIR-LST(赤外線トモグラフィ: infra-red light scattering tomography)によっても測定することができる。これらの欠陥は、その測定法に基づきLSTD欠陥と称される。

【0004】半導体ウェーハ上に素子を製造する際には、多数の素子パラメータがCOPによって不利な影響を受ける。従って、これらの欠陥を少なくともシリコンウェーハの素子活性層において除去することが必要である。従来の技術によれば、この目的を達成するために、3つの方法が存在する。

【0005】結晶り上げの際に精確に規定されたプロセスウインドーを維持することにより、単結晶を空孔不含で、ひいてはまた空孔凝集(COPs) 不含である単結晶を製造することが可能である。しかしながら、範囲<0.5mm/分内の低いり上げ速度に基づき、結晶り上げの際に著しいコストが生じる。さらに、狭いプロセスウインドーは低い生産率を生じ、このことは同様に該方法の経済性に不利に影響する。こうして製造されたシリコンのもう1つの欠点は、空孔の不足のためにゲッター

リング能力を有しないことである。空孔、格子間酸素及びシリコンウェーハのゲッターリング能力の間の関連は、G. Kissinger et al., Electrochem. Soc. Proc. 98-1 (1998), 1095に詳細に記載されている。

【0006】COP不含の単結晶の製造に対して選択的に、COPsを含有するシリコンウェーハの表面に付加的なシリコン層をエビタキシー堆積させることができる。堆積の際の低い成長速度に基づき、エビタキシャル層は、従来チョクラルスキー法に基づき製造された単結晶に比較して殆ど完全な結晶構造を有しかつ通常COPs不含である。エビタキシャル層の堆積は、製品を著しく高価なものにする費用のかかるプロセスステップである。さらに、多数の素子加工プロセスのためには、少なくとも10 μ mの深さまでの表面が欠陥不含であるシリコンウェーハが必要である。このように厚いエビタキシャル層の堆積は、著しく時間がかかり、ひいては不経済である。

【0007】第3の選択性は、例えばEP829559A1に記載されているような、従来の単結晶から製造し、ポリシングしたシリコンウェーハを1200℃を越える温度でアルゴン又は水素雰囲気下に1～2時間曝すことである。多数の実験により、この場合には、ウェーハ表面に存在するCOPsがアニールされ、ひいては表面近くのCOP不含の層が生成することが判明した。しかしながら、該アニールプロセスは、時間がかかりかつコスト高である。

【0008】アニールプロセス中にウェーハを保持するためには、1200℃を越える高い温度でシリコンカーバイドからなるポートが必要である。これは常に金属汚染の危険を伴う。シリコンカーバイド内に結合されて存在する金属は、アルゴン又は水素下での1200℃でのプロセス制御により容易にプロセス室内に分散され、かつそうしてシリコンウェーハ上に達する。

【0009】エビタキシーにおいてもまたアニールにおいても、高温による酸素析出のための結晶上げの際に生成する核形成中心は、後での素子加工プロセスにおいて不十分に核形成中心が提供され、従ってゲッターリング中心が十分な数で成長することができない程に減少せしめられる。

【0010】この問題は、例えばWO98/38675又はDE19924649A1に記載されているように、RTA処理（短時間アニール：rapid thermal annealing）により解消される。この場合には、高温で多数の空孔が形成され、これらは引き続いての高速冷却の際に表面近くの領域においてのみ表面に対して拡散することができるが、それに対してシリコンウェーハの残りの部分（バルク：bulk）内ではそのまま維持される。従って、引き続いての素子加工プロセスにおいて、再びゲッターリング中心を提供する異常な酸素析出を行うことができる。しかしながら、この付加的なRTA処理も

またシリコンウェーハの製造コストを高める。

【0011】特許UP6,245,311には、多段階RTAプロセスによりシリコンウェーハの表面のCOP密度を低下させる方法が記載されている。RTA処理は、時間の消費及び処理量に関してはバッチ法よりも勝っている。異なる温度でかつ異なる雰囲気で実施される種々のステップは、水素含有雰囲気の使用によるウェーハ表面の粗面化に反作用させるために必要である。

【0012】EP1087042A1には、COPsが特殊な形を有する窒素ドーパされた単結晶が記載されている。該COPsは、大きな面積／体積比に基づき、結晶から製造されたシリコンウェーハの表面近くの層内のRTAステップにより約0.5 μ mの深さまで排除されるので、表面層内のCOP密度はバルク内のCOP密度の約50%又はそれ以下に低下せしめられる。

【0013】EP926718A2には、表面近くのCOPsの消滅のために、還元性雰囲気内、例えば水素含有雰囲気内での1200℃を越える温度での従来のRTA法が記載されている。しかしながら、出発物質として、特殊な条件下でチョクラルスキー法に基づき引き上げられた単結晶から製造されたシリコンウェーハが使用される。該単結晶は、少なくとも0.6mm/分の速度で引き上げられかつ最大16ppma（6.4 $\cdot 10^{17}$ at/cm³に相当）の酸素濃度を有する。結晶上げの際に生じるCOPsは、選択されたプロセスパラメータに基づき比較的小さく、従ってRTAステップ中に容易に消滅させることができる。

【0014】COP除去の目的のための従来公知の全ての熱処理方法は、シリコンウェーハの表面層からの酸素の外方拡散に基づいている。COPsの酸化物皮膜の酸素原子は、結晶格子内に導入された格子間酸素原子と平衡状態にあり、かつ該格子間酸素原子はまたシリコンウェーハの表面の自然の酸化物層と平衡状態にある。COPアニールにおいて通常であるように、ウェーハを高温で還元性雰囲気に曝すと、表面酸化物層は還元的に除去される。記載の平衡に基づき、格子間酸素原子は結晶から酸素原子は表面の方向に、同時にCOPsの酸化物皮膜からの酸素原子は結晶格子内に拡散するので、COPsの酸化物皮膜は消滅する。酸化物皮膜が除去されたCOPsは、また、同様にウェーハ表面に向かって拡散する。結晶格子内の空孔と平衡になる。このことは結果としてCOPsを消滅させる。

【0015】前記の拡散プロセスは極めて緩慢に進行するので、適切な時間帯では表面層のみからCOPsを除去できるにすぎない。このことは、特にシリコンウェーハ上に、いわゆる“ディープ・トレン（deep-trench）”技術が使用される素子の場合に、表面で特に深いCOP不含の層を必要とする素子を製造する際には欠点である。従来、素子の最大深さはCOP不含の層の厚さに制限されている。

【0016】さらに、酸素の外方拡散は還元性雰囲気内でのみ達成され、しかし該雰囲気は、上記に述べたように、表面を粗面化しかつ汚染の問題を生じる。

【0017】

【特許文献1】EP829559A1

【特許文献2】WO98/38675

【特許文献3】DE19924649A1

【特許文献4】UP6,245,311

【特許文献5】EP1087042A1

【特許文献6】EP926718A2

【非特許文献1】G. Kissinger et al., Electrochem. Soc. Proc. 98-1 (1998), 1095

【0018】

【発明が解決しようとする課題】本発明が基礎とした課題は、従来の技術の前記欠点を回避し、かつ特に、表面近くの層においてだけでなく、ウェーハ厚さの主要部分にわたってCOPs不含である、シリコンウェーハを製造するための経済的に実施される方法を提供することである。

【0019】

【課題を解決するための手段】前記課題は、熱処理を、格子間に溶解した酸素の濃度がその飽和濃度と同じである温度よりも高い温度で実施し、その際飽和濃度は、格子間に溶解した酸素がCOPsの酸化物皮膜と平衡状態で存在する場合に生じる酸素濃度であることを特徴とする、シリコンウェーハの熱処理方法により解決される。

【0020】本発明によれば、熱処理を実施する温度を不等式：

【0021】

【数2】

$$[O_i] < [O_i]^{eq}(T) \exp\left(\frac{2\sigma_{SiO_2}\Omega}{rkT}\right) \quad (1)$$

【0022】に基づき選択する。この場合、 $[O_i]$ は、シリコンウェーハ内の酸素濃度、正確に言及すれば、一般にFTIR分光分析により測定される格子間に溶解した酸素の濃度を意味する。 $[O_i]^{eq}(T)$ は、与えられた温度Tにおけるシリコン内の酸素の縁部溶解度(Randoeslichkeit)である。このような関数は、Hull, R. (Ed.), "Properties of Crystalline Silicon", The Institution of Electrical Engineers, London, 1999, p. 489ffに記載されている。 σ_{SiO_2} は、酸化シリコン(SiO_2)の表面エネルギーであり、これはHuff, H. R., Fabry, L., Kishino, S (Eds), "Semiconductor Silicon 2002", Band 2, The Electrochemical Society, Pennington, 2002, p. 547に 310 erg/cm^2 で記載されている。 Ω は、関係式 $\Omega = M_{SiO_2} / (2\rho_{SiO_2} N_A)$ により二酸化シリコンのモル質量 M_{SiO_2} 及び密度 ρ_{SiO_2} 並びにアボガドロ数 N_A から計算される析出した酸素原子の

体積である。 r は平均COP半径、 k はボルツマン定数及び T は温度(K)を表す。

【0023】本発明による方法の成果にとって決定的なことは、温度を、COP表面の皮膜と平衡である酸素濃度(即ち、不等式の右側)が格子間に溶解した酸素原子の濃度 $[O_i]$ を越えるような高さに選択することである。それに伴い、格子間酸素の濃度はその飽和濃度の下にあるので、COPsの酸化物皮膜は結晶格子内への酸素原子の拡散により消滅することができる。COPsの酸化物皮膜は、温度に関する前記条件が満足されるあらゆる場所で酸素原子の結晶格子内への拡散により消滅する。酸化物皮膜の喪失後に、COPsは空孔もしくは格子間シリコン原子の拡散により収縮を開始するので、COPsは消散する。

【0024】それに対して、従来の技術に基づくアニールプロセスは、シリコンウェーハの表面での酸素の外方拡散を基礎とする。表面から、格子間に溶解した酸素は外方拡散する。約2nmの厚さを有する薄い酸化物皮膜で覆われたCOPsは、最小束縛の原理に基づきそれらの酸化物皮膜を失う。それに引き続き、これらは益々さらに収縮する。それというのも、シリコンウェーハは熱力学的に開放系であるので、COPsと平衡状態にある空孔は表面で外方拡散することができるからである。ウェーハのバルク内では、酸素は外方拡散することができない。この代わりに、COPsはこの領域内で酸化物と共に成長し、かつそれに引き続き拡大を開始する。

【0025】従来の技術に基づくアニールプロセスとは異なり、本発明による方法においてはCOPsはバルク内でも消滅する。それというのも、酸素の外方拡散は、本発明に基づき選択された、酸素の不飽和(Untersaettigung)を生じる高い温度に基づき不必要であるからである。

【0026】従って、本発明は、表面近くの層においてだけでなく、ウェーハの厚さの主要部分、即ちウェーハ厚さの少なくとも50%を越えてCOP不含であるシリコンウェーハの製造を可能にする。用語"COP不含"とは、COP密度が 10000 cm^{-3} 未満であると理解されるべきである。このようなシリコンウェーハは、熱処理後に問題なくポリシングすることができ、しかもそれにより、従来の技術に基づき熱処理されたウェーハにおいて生ずるような、COP不含の層の主要部分は除去されない。さらに、本発明に基づき処理したシリコンウェーハは、特に、例えば"ディープ・トレンチ"技術に基づく、"深い"素子を製造するためにも適当である。

【0027】しかしながら、本発明は、プロセスパラメータを適当に選択すると、シリコンウェーハのバルク内のCOP密度をもっぱら、熱処理後に 10000 cm^{-3} よりも高いCOP密度が維持されるように減少させるためにも利用することができる。このことは、ウェーハ

表側とウェーハ裏側の異なるプロセス雰囲気により生じる同時の非対称の点欠陥プロファイルにおいて相応して短いプロセス時間により達成することができる。このオプションは、プロセス時間のさらなる低下に利用することができる、このことはまた該方法の経済性を高める。

【0028】従来の技術に対するもう1つの重要な差異は、COPsの消滅が従来の技術に基づくように酸素の外方拡散に基づいているのではなく、本発明に基づき選択された高い温度により酸素の不飽和に基づいているので、シリコンウェーハを本発明によれば表面近くで酸素不足にする必要がないことである。従って、本発明による方法は、少なくとも一時的に酸素をも含有する任意の雰囲気下で実施することができる。それに対して、従来の技術に基づく方法は、水素又はアルゴンの特殊な雰囲気に制限される。従って、本発明による方法では、水素又はアルゴン含有雰囲気で発生するウェーハ表面の粗面化を回避することが可能である。

【0029】さらに、水素を回避することは、危険ポテンシャルの明らかな軽減を意味する。さらに、容易に酸化する雰囲気の使用により、水素雰囲気に比較して金属による汚染の危険を軽減させることができる。

【0030】本発明による熱処理のための出発物質としては、低い酸素濃度を有するシリコンウェーハを使用するのが有利である。それというのも、この場合には不等式(1)を満足するために必要な温度は、以下の表に示されているように、低下せしめられるからである。特に有利であるのは、 $[O_i] < 7 \cdot 10^{17} \text{ at/cm}^3$ の酸素濃度である。これはチョクラスキー法において例えばるつば回転のような変化したプロセスパラメータにより達成することができる。シリコン結晶内の酸素濃度が低下すればするほど、益々熱処理のための本発明による方法のための最低温度は低くなる。プロセス温度の低下もまた、装置費用及び加熱もしくは冷却のために必要な時間、ひいてはプロセスコストを低下せしめる。

【0031】COPsの酸化物皮膜の消滅のために必要な時間はまた酸化物皮膜の厚さに依存する(表参照)ので、本発明による方法の範囲内では、そのCOPsが可能な限り薄い酸化物皮膜を有する出発物質を使用するのが有利である。有利には、酸化物皮膜の厚さは、4 nm

未満、特に有利には2 nm未満である。これは1200℃から600℃までの温度インターバルにおける結晶引上げの際の低い酸素濃度及び高速の冷却速度により達成される。

【0032】酸化物皮膜を除去したCOPsの消滅のために必要になる時間は、著しくCOPsの大きさに依存する(表参照)。従って、本発明による熱処理のための出発物質としては、製造する際に引上げプロセスを、極めて小さいCOPsが高い濃度で生じるように制御した単結晶から得られたシリコンウェーハを使用するのが有利である。直径300 mmを有するシリコン結晶の場合には、平均COP直径は、160 nm未満、有利には150 nm未満、特に有利には120 nm未満であるべきである。直径200 mmを有するシリコン結晶のためには、 $< 100 \text{ nm}$ 、有利には $< 80 \text{ nm}$ 、特に有利には $< 60 \text{ nm}$ のCOP寸法を選択すべきである。このことは引上げ法において、結晶を1200℃ \sim 900℃の温度範囲内において可能な限り急速に冷却することにより達成される。このためには、前記温度範囲内において1 \sim 20 K/分、有利には2 \sim 15 K/分、特に有利には5 \sim 15 K/分の冷却速度に設定しなければならない。生じるCOPsの小さい寸法の他に、このような引上げプロセスは、比較的高い引上げ速度と結び付いており、このことはプロセス時間を短縮するという利点を有する。さらに、この種の引上げプロセスは原則的に高い生産率を提供し、このことは経済性を一層高める。

【0033】平均COP寸法をさらに縮小させるためには、引上げプロセス中に窒素を添加するのが有利である。単結晶もしくはそれから製造されたシリコンウェーハ内の酸素濃度は、 $1 \cdot 10^{18} \sim 7 \cdot 10^{15} \text{ at/cm}^3$ の範囲内にあるのが特に有利である。刊行物US 6,228,164 B1及びDE 19941902 A1に、技術的背景が記載されている。

【0034】以下の表には、酸素濃度 $[O_i]$ 、COP直径 $2r$ 及びCOP酸化物皮膜の厚さ d の、本発明による方法のために必要な温度 T 及びCOPsの消滅のために必要な時間 t に対する作用効果がまとめられている。

【0035】

【表1】

[O _i] [10 ¹⁷ at/cm ³]	2r [nm]	d [nm]	T [°C]	t [秒]
6.5	70	2	1300	122
6.5	70	4	1300	133
6.5	70	2	1350	41
6.5	120	2	1350	366
5.0	70	2	1220	714
6.0	70	2	1220	797
7.0	70	2	1220	1090
8.0	70	2	1220	∞
5.0	70	2	1250	369
6.0	70	2	1250	390
7.0	70	2	1250	432
8.0	70	2	1250	552
9.0	70	2	1250	∞

【0036】COPsの消滅のために必要な時間をさらに短縮するために、出発物質として本発明による方法のために、COPsが大きな面積／体積比を有するモルホルジー（形態）を有するシリコンウェーハを使用するのが有利である。これらの要求は、扁平な又は細長いCOPsが満足する。このような出発物質を製造する方法は、例えばEP1087042A1に記載されている。

【0037】本発明による方法の範囲内では、処理すべきシリコンウェーハを従来の技術に基づくRTA反応器内でまず所定の速度で、不等式（1）によって与えられる温度範囲が達成されるまで加熱する。引き続き、シリコンウェーハを所定の時間この温度範囲内に保ち、その後再び所定の速度で冷却する。全てのプロセスは、熱処理されたシリコンウェーハの所望の特性により決定される雰囲気下で行う。

【0038】有利には、COPsの酸化物皮膜を加熱中に成長させないために、出来るだけ高い加熱速度、即ち2K/秒より高い加熱速度、有利には10K/秒より高い加熱速度、特に有利には50K/秒より高い加熱速度を選択する。

【0039】シリコンウェーハの温度を不等式（1）により予め決められた範囲内に保つ時間は、使用する出発物質に左右される。表から明らかなように、アニール時間は小さいCOPs及び薄いCOP酸化物皮膜を有する出発物質を使用することにより短縮することができる。典型的な時間は、10秒～15分間、有利には30秒～5分間、特に有利には30秒～4分間である。

【0040】設定すべき冷却速度は、最終製品、即ち熱処理後のシリコンウェーハの所望の特性によって決まる。後続の素子加工プロセス中に酸素析出を示さないゲッター特性を有しないシリコンウェーハを製造したい場合には、緩慢な冷却過程が有利である。緩慢な冷却の際には、空孔濃度を実際の温度に合わせることができる、即ち高い温度で高い空孔濃度は、冷却の際に空孔の外方

拡散により低下する。従って、冷却過程後に低い濃度の空孔が存在するので、後続の熱処理において、例えば素子製造の範囲内で異常な酸素析出物／核形成は行われ得ない。従って、酸素析出は行われないか又は僅かに行われるにすぎない。このように処理したシリコンウェーハは、緩慢に引上げられた、空孔及びCOP不含の単結晶（パーフェクトシリコン：perfect silicon）から製造されたシリコンウェーハに匹敵する特性を有する。

【0041】他面、良好な内部ゲッター特性を有するシリコンウェーハを製造したい場合には、冷却速度を有利には、例えばW098/38675に記載されているように、RTA効果が生じるように設定する。急速な冷却の際には、先に支配する高い温度で存在する高い空孔濃度は閉じこめられる（eingefroren）。それというのも、空孔は冷却過程に外方拡散することができないからである。高い空孔濃度は、後続の熱的プロセス中、例えば素子製造中に異常な酸素析出物／核形成を惹起する。従って、十分に酸素析出のための核形成中心（少なくとも10⁷ cm⁻³の濃度を有する）が存在する。同時に、ウェーハ表面に少なくとも1μmの厚さを有する空孔不含の層（デヌードドゾーン：denuded zone、DZ）が形成される。従って、この層もまた酸素析出のための核形成中心を含有せず、このことは、核形成中心の濃度が10⁷ cm⁻³の値を上回らないことを意味する。設定すべき冷却速度は、この場合には、10K/秒～120K/秒、有利には20K/秒～120K/秒、特に有利には40K/秒～120K/秒の範囲内にある。

【0042】従って、本発明はまた、バルク内に少なくとも10⁷ cm⁻³の酸素析出のための核形成中心の密度、及びウェーハ表側面に少なくとも1μmの厚さを有する核形成中心不含のゾーン並びにウェーハ厚さの少なくとも50%に相当する深さまで10000 cm⁻³未満のCOP密度を有するシリコンウェーハに関する。

【0043】高速の冷却プロセスにより前記のような空孔プロファイルを形成する場合には、このプロセスに引き続きシリコンウェーハをいわゆる核形成アニール処理し、該処理において空孔プロファイルを酸素析出のための核形成中心の相応するプロファイルに変換させるのが特に有利である。この場合には、シリコンウェーハを450℃～800℃の温度で1分～5時間、有利には5分～2時間、特に有利には10分～2時間曝す。

【0044】雰囲気としては、本発明による方法の範囲内では目的製品の所望の特性に依存して希ガス（有利にはアルゴン）、水素、窒素、酸素並びに前記元素を含有する化合物及びこれらのガス（元素又は化合物）から製造可能な混合物を使用する。しかしながら、成分が必要な高い温度で制御不能に相互に反応すると見なされる混合物、例えば同時に水素と酸素を含有する混合物は除かれる。ウェーハを一層汚染されにくくするために、少なくとも一時的に非還元性雰囲気を使用すべきである。シリコンウェーハは、単一の雰囲気でも、またプロセス中変化される雰囲気内でも熱処理することができる。ウェーハの表側面と裏側面を、同じ雰囲気に又は異なる雰囲気10に曝すことができる。表側面とは、その上に後で電子素子が製造されるシリコンウェーハの面であると理解されるべきである。

【0045】本発明による熱処理中には、水素、アルゴン又はアルゴンと水素の混合物を含有する雰囲気を使用するのが有利である。しかしまた、汚染の危険を軽減するために、ウェーハを少なくとも一時的に非還元性雰囲気に曝すべきである。この場合には、ウェーハ表面は、熱処理後に、従来の水素又はアルゴンアニール後と同じ特性を有する。しかしながら、この有利な実施態様に基づき製造されたシリコンウェーハは、従来に基づき製造されたウェーハとは異なり薄いCOP不含の表面層だけを有するのではない。COP不含の層（即ち、 1000 cm^{-3} 未満のCOP密度を有する層）は、本発明によればウェーハ厚さの少なくとも50%を越えて広がる。このことは、例えば、この本発明による実施態様に基づき処理されたシリコンウェーハは問題なく表面の平滑化のためにポリシング処理することができ、しかもその際、ポリシングで完全なCOP不含層を除去する危険が生じないという利点を有する。

【0046】本発明のもう1つの有利な実施態様においては、シリコンウェーハを熱処理中に、熱処理の全時間中にシリコンウェーハの表面の酸化物層での被覆を惹起する雰囲気に曝す。特に有利であるのは、酸素及びアルゴン15を含有する雰囲気である。それにより、金属汚染の危険を軽減させることができる。本発明による熱処理を酸素含有雰囲気下で実施すると、シリコンウェーハのバルクからCOPsが除去される。しかしこの場合には、このことは表面のためには当てはまらない。それというのも、この場合には酸素は拡散侵入するので、表面近く

のCOPsからその酸化物皮膜は除去されず、従って該COPsは消滅されないからである。しかし、表面は、引き続いてのポリシングにより除去することができ、それにより最終的にまたCOP不含のシリコンウェーハが達成される。

【0047】同様に、本発明の範囲内では、ウェーハの表側面を熱処理中に少なくとも一時的に、シリコン中間格子原子（interstitials）を導入する（initiate）ガス（有利には酸素又は酸素と希ガス、有利にはアルゴンの混合物）に、それに対して裏側面を空孔を形成するガス（有利には窒素又は窒素と希ガス、有利にはアルゴンの混合物）に曝すのが有利である。この処理は、非対称の空孔プロファイル、ひいては、DE19925044A1に記載されているように、後続の熱的プロセスにおいて非対称の酸素析出プロファイルを生じる。非対称の空孔プロファイルとは、空孔濃度がウェーハ面に対して垂直な任意のグレードに沿って一定でなく同時にウェーハ面の間の中心における仮想の中心面に対して非対称であることを意味する。同様なことは、“非対称の酸素析出プロファイル”に関しても当てはまる。DE19925044A1に記載されたシリコンウェーハに対する差異は、この場合も、本発明に基づき処理されたシリコンウェーハはウェーハ厚さの少なくとも50%のCOP不含の層を有することにある。シリコンウェーハの表側面及び裏側面のための雰囲気としての前記ガスの使用は、COP密度の非対称プロファイルを有するウェーハを製造するためにも使用することができる。その際には、表側面近くのCOPsが裏側面近くのCOPsよりも小さい直径を有する、ウェーハ厚さにわたるCOPの寸法のプロファイルが生じる。異なるプロセスガスの使用の他に、プロセス温度も、このようなプロファイルが生じるように適合させねばならない。この効果は、全プロセス時間を短縮するために利用することでき、このことはまた本方法の経済性を高める。

【0048】本発明のもう1つの有利な実施態様においては、冷却段階の間だけシリコンウェーハ表側面と裏側面のために異なるプロセスガス、特に有利には表側面のためには酸素含有雰囲気をかつ裏側面では窒素含有雰囲気を使用する。この有利な実施態様においても、前記の非対称の空孔プロファイルが生じる。

【0049】上記に詳細に説明した窒素ドーブされた単結晶から製造されたシリコンウェーハを処理のために使用すれば、それにより本発明による方法の適用分野を拡大することができる：熱処理中に、空孔はウェーハ表面からもはや拡散する必要はなく、ウェーハ内の溶解した窒素と反応して窒素／空孔錯体（complex）を形成することができる。このことは、COPsを消滅させるために必要である時間を短縮する。さらに、窒素は表面近くで外方拡散する。ウェーハの冷却後に、COPsは消滅しており、一方ウェーハの表面には結合した空孔は存在

しない。それというのも、そこで窒素は外方拡散されているからである。従って、本発明による熱処理中には、窒素濃度プロファイルが生じる、即ち窒素濃度はウェーハ面に対して垂直に任意のグレードに沿って一定でない。また、窒素/空孔錯体も、後続の熱的プロセスにおいて、例えば素子製造の範囲内で、異常な酸素析出を惹起するので、本発明による方法の前記の有利な実施態様にに基づき処理されたウェーハは、ウェーハ厚さの少なくとも50%のCOP不含の層を有しかつ付加的にシリコンウェーハのバルク内に少なくとも 10^7 cm^{-3} の酸素析出のための核形成中心の密度並びに少なくともウェーハの表側面に少なくとも $1 \mu\text{m}$ の厚さを有する核形成中心不含のゾーンを有する。

【0050】シリコンウェーハを熱処理するための本発明による方法は、一連の生産プロセスの種々の位置に組み入れることができる：該熱処理を、例えばポリシング後に行うことができる。このことは、特に、熱処理を、ウェーハ表面を粗面化しないか又は僅かに粗面化するにすぎない雰囲気下で、例えば酸素含有雰囲気下で実施する際に適当である。

【0051】別の可能性は、まず本発明による熱処理を実施しかつウェーハを引き続き、場合によっては洗浄ステップ後に、ポリシング処理することにある。この実施態様は、特に、熱処理を、シリコンウェーハの表面粗さを高める雰囲気、例えば水素又はアルゴン雰囲気下で少なくとも一時的に見て部分的に酸素含有雰囲気を使用し行う場合に有利である。本発明に基づき処理されたシリコンウェーハは、その厚さがウェーハ厚さの少なくとも50%に相当するCOP不含の層を有するので、熱処

* 理後にもポリシングが可能である。それに対して、熱処理されたシリコンウェーハのCOP除去の目的のための従来の技術に基づくポリシングは、COP不含の層の厚さが極めて薄いために問題である。引き続いて非還元性雰囲気、一般には酸素含有雰囲気を使用する際にも、この処理は、プロセス制御から生じることがある表面近くの欠陥を除去することができる特に有利な実施態様である。

【0052】ウェーハを熱処理後にポリシングする前記の有利な実施態様の範囲内に、また多数の可能性が存在する：例えば、ポリシングしたウェーハを本発明による熱処理、引き続いての仕上げポリシング（ファイナルポリシング又はミラーポリシング）で処理することも可能である。その他に、エッチングしたウェーハを本発明による熱処理、引き続いての仕上げポリシングで処理することが可能である。しかし、シリコンウェーハを本発明による熱処理後に両面ポリシング（及びその後場合によっては仕上げポリシング）で処理するのが特に有利である。それというのも、それにより本発明に基づくCOP不含性と組み合わせた完全な表面特性が達成されるからである。

【0053】本発明は、結晶直径もしくはウェーハ直径に左右されずに単結晶のシリコンウェーハに適用可能である。15、20又は30 cm又はそれ以上の直径を有するウェーハに適用するのが有利である。大きな直径を有するシリコンウェーハ上に製造される素子は、シリコンの欠陥不含性に対して明らかに高い要求を課するので、本発明は大きな直径を有するシリコンウェーハに適用するのが特に有利である。

フロントページの続き

(72)発明者 クリストフ ゾイリング
ドイツ連邦共和国 ブルクハウゼン ヴェ
ーラー シュトラッセ 32

(72)発明者 ラインホルト ヴァーリヒ
ドイツ連邦共和国 ティットモーニング
ブルーメンシュトラッセ 10

(72)発明者 ヴィルフリート フォン アモン
オーストリア国 ホッホブルク/アッハ
ヴァングハウゼン 111

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.